

АЦП

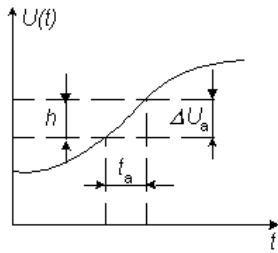


Рис. 1. Образование апертурной погрешности для случая, когда она равна шагу квантования

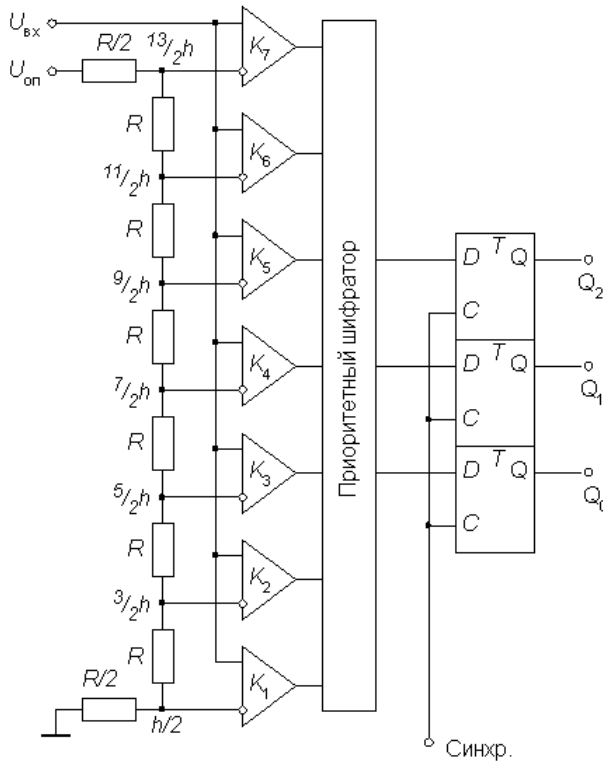


Рис. 3. Схема параллельного АЦП

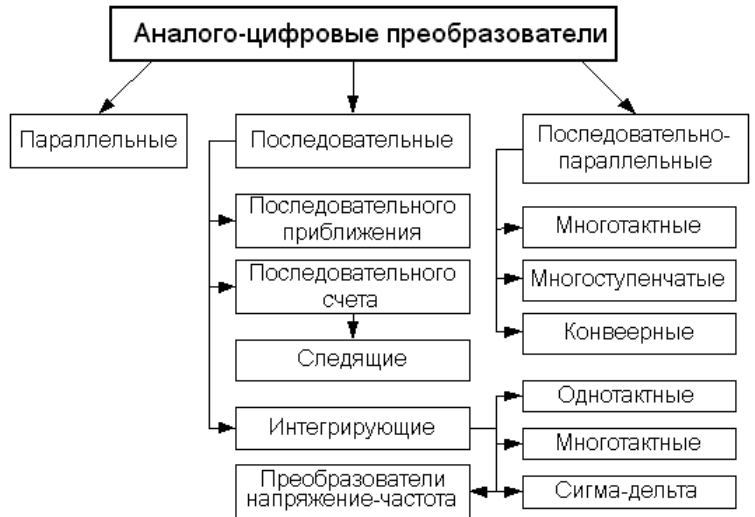


Рис. 2. Классификация АЦП

Таблица 1

Входное напряжение	Состояние comparators							Выходы			
	$U_{вх}/h$	$K_7$	$K_6$	$K_5$	$K_4$	$K_3$	$K_2$	$K_1$	$Q_2$	$Q_1$	$Q_0$
0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	1	0	0	1
2	0	0	0	0	0	0	1	1	0	1	0
3	0	0	0	0	1	1	1	1	0	1	1
4	0	0	0	1	1	1	1	1	1	0	0
5	0	0	1	1	1	1	1	1	1	0	1
6	0	1	1	1	1	1	1	1	1	1	0
7	1	1	1	1	1	1	1	1	1	1	1

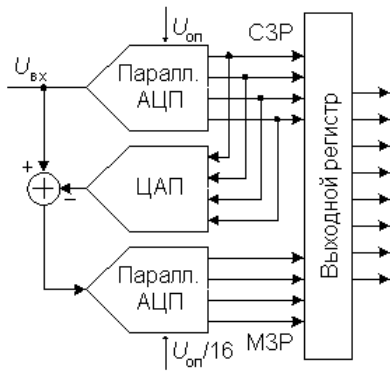


Рис. 4. Структурная схема двухступенчатого АЦП

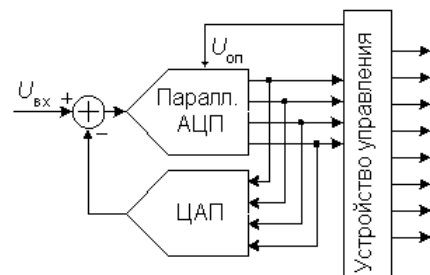


Рис. 5. Структурная схема двухтактного АЦП

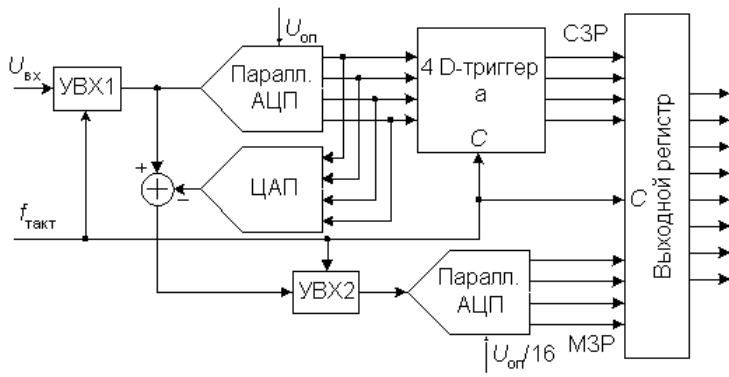


Рис. 6. Структурная схема конвейрного АЦП

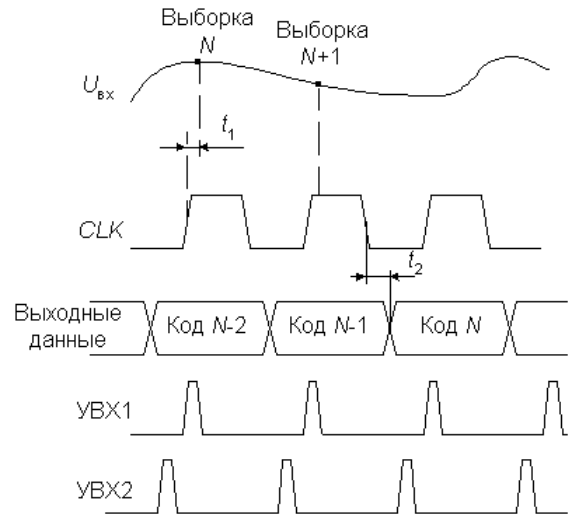


Рис.7. Диаграммы работы конвейрного АЦП

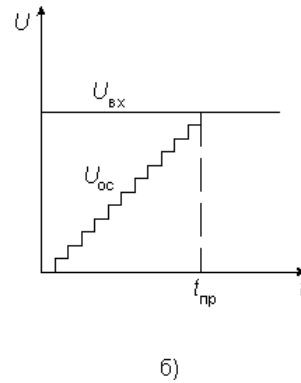
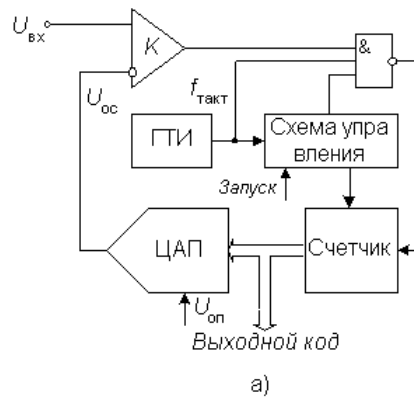


Рис. 8. Структурная схема АЦП последовательного счета

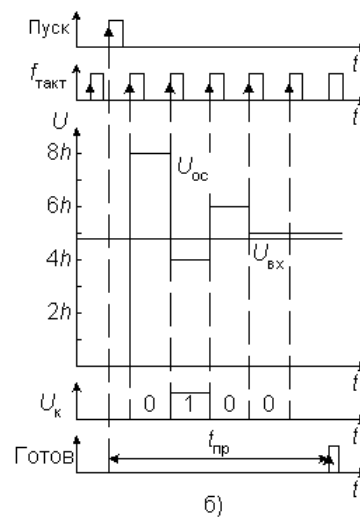
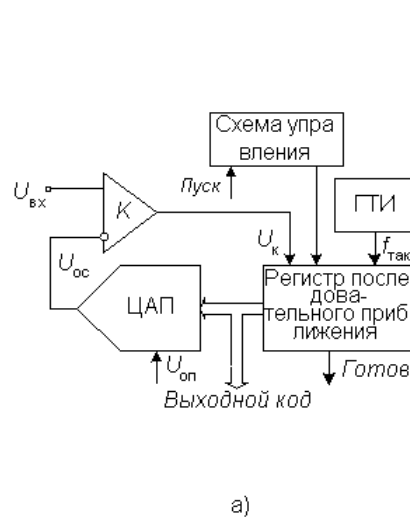


Рис. 9. Структурная схема и временные диаграммы АЦП последовательного приближения

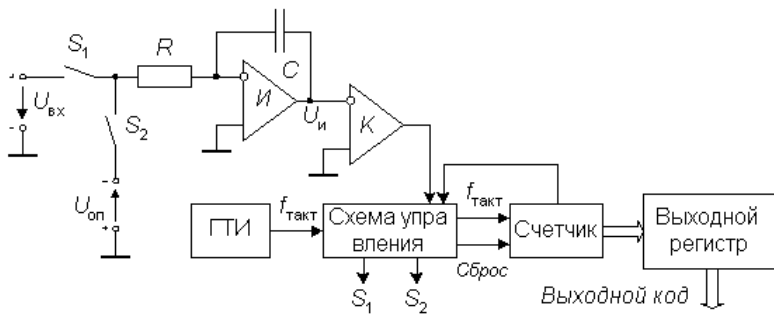


Рис. 10. Упрощенная схема АЦП двухтактного интегрирования

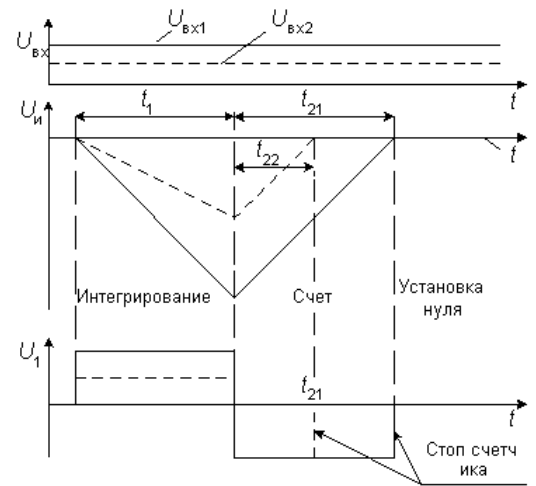


Рис. 11. Временные диаграммы АЦП двухтактного интегрирования

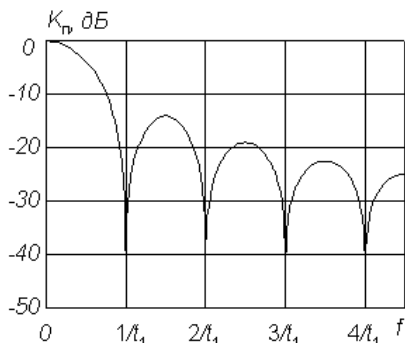


Рис. 12. Частотная характеристика коэффициента подавления помех АЦП двухтактного интегрирования

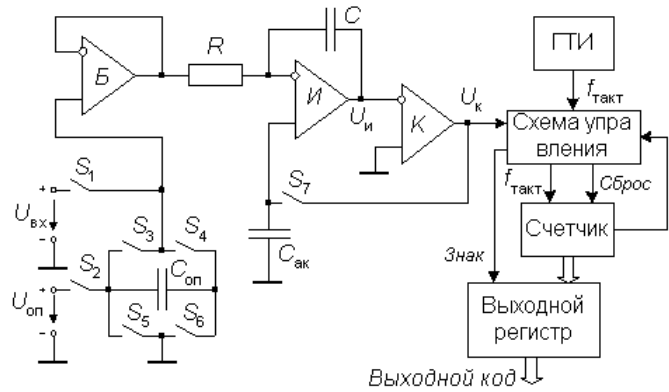


Рис. 13. АЦП двухтактного интегрирования с автоматической компенсацией смещения нуля

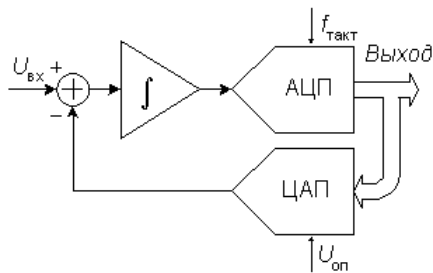


Рис. 14. Структурная схема сигма-дельта модулятора

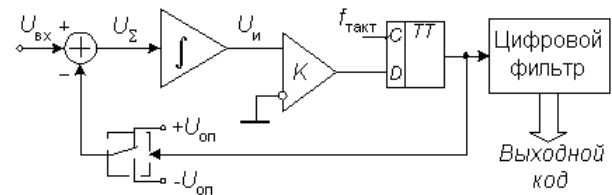


Рис. 15. Структурная схема сигма-дельта АЦП

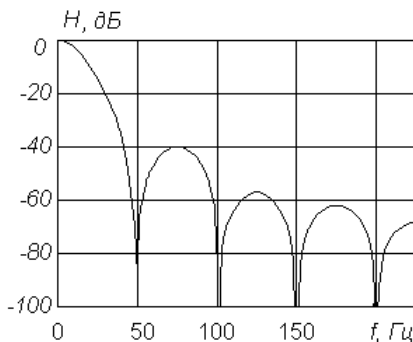


Рис. 16. АЧХ цифрового фильтра сигма-дельта АЦП

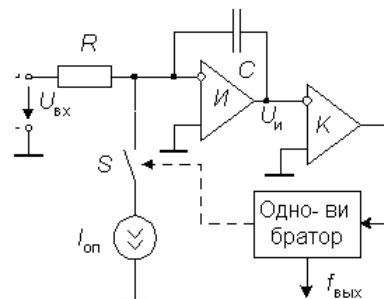


Рис. 17. Структурная схема ПНЧ

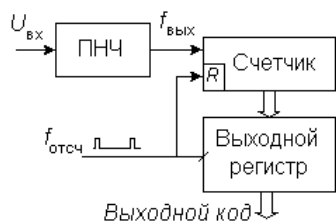


Рис. 18. Блок-схема АЦП на основе ПНЧ

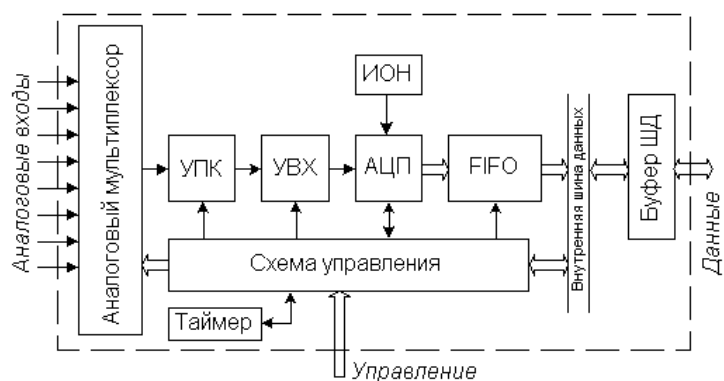


Рис. 19. Блок-схема системы сбора данных

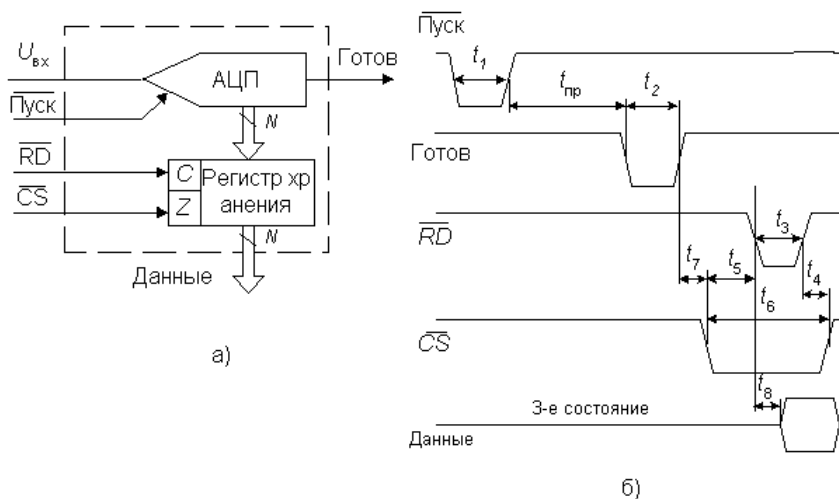


Рис. 20. АЦП с параллельным интерфейсом

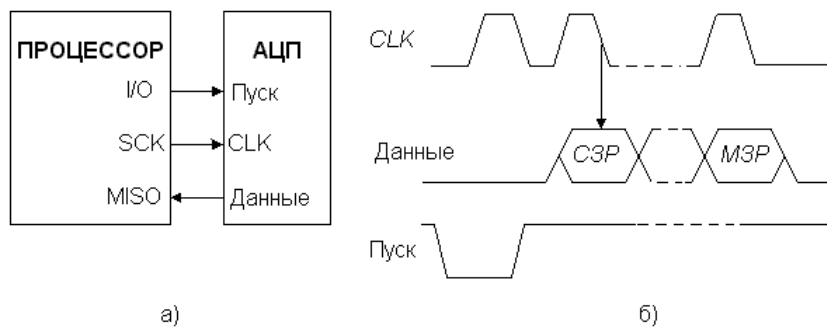


Рис. 21. Простейший последовательный интерфейс

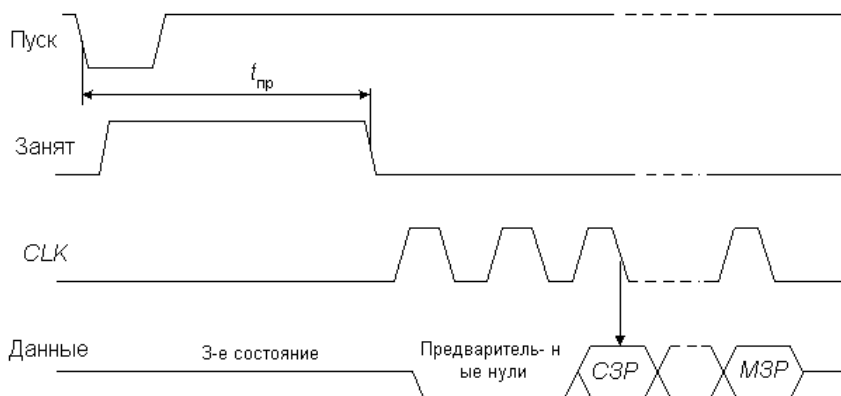


Рис. 22. Последовательный интерфейс с передачей данных по окончании преобразования

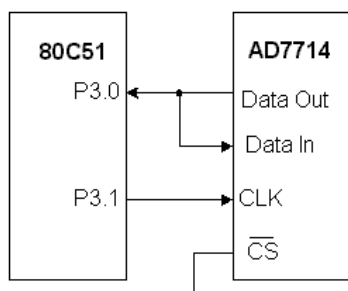


Рис. 23. Подключение сигма-дельта АЦП к микроконтроллеру семейства MCS51

### Параметры АЦП

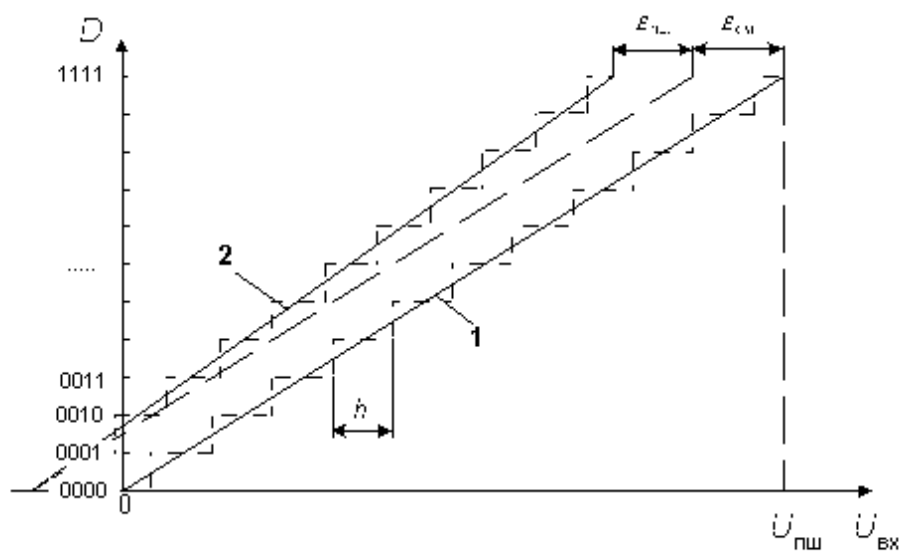


Рис. 24. Статическая характеристика преобразования АЦП

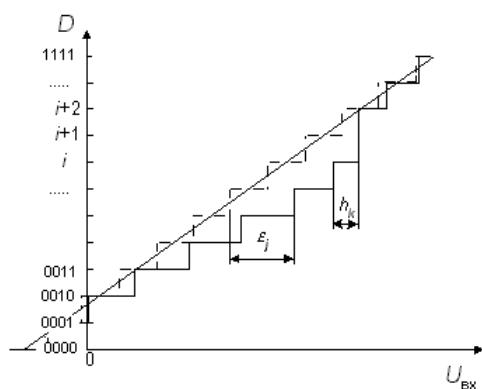


Рис. 25. Погрешности линейности характеристики преобразования АЦП

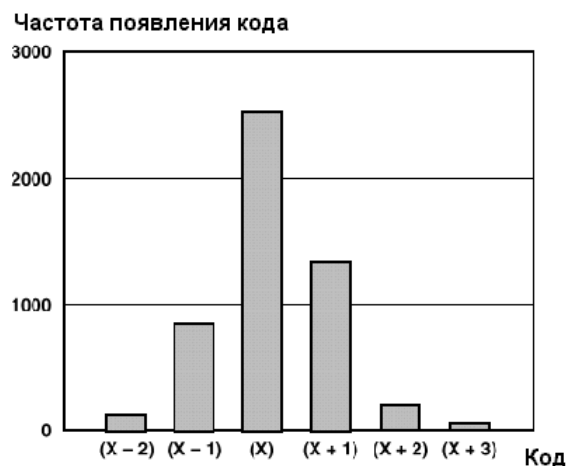


Рис. 26. Гистограмма результатов преобразования АЦП AD7884

Matching Parts: 4		Input Chan.	Resolution (bits)	Sample Rate (MSPs)		AC Specs (MHz)	SFDR (dBc)		SINAD (dB)	SNR (dB)	THD (dB)	DNL (±LSB)	INL (±LSB)	Full Pwr. BW (MHz)		I <sub>CC</sub> (mA)	Data Bus Interface	Package/Pins	Smallest Available Pkg. (mm <sup>2</sup> )	Budgetary Price
				max	min		min	typ						max w/pins	See Notes					
<b>MAX19507</b>	Dual-Channel, 8-Bit, 130MSPs ADC	2	8	130	77	49.3	-72	0.1	0.1	850	82	Selectable Dual/Mux'd CMOS	TQFN/48	50.4	\$10.26 @1k					
<b>MAX19517</b>	Dual-Channel, 10-Bit, 130MSPs ADC	2	10	130	82	59.4	-78	0.2	0.25	850	82	Selectable Dual/Mux'd CMOS	TQFN/48	50.4	\$18.73 @1k					
<b>MAX1123</b>	1.8V, 10-Bit, 210MSPs ADC with LVDS Outputs for Wideband Applications	1	10	210	66.3	56.5	-	0.3	0.4	600	255	µP/10 LVDS	QFN/68	100	\$53.77 @1k					
<b>MAX1124</b>	1.8V, 10-Bit, 250MSPs ADC with LVDS Outputs for Wideband Applications	1	10	250	68.3	56	-	0.5	0.8	600	265	µP/10 LVDS	QFN/68	100	\$73.15 @1k					

## Analog Devices

Наименование компонента	Product Description	Resolution		Sample Rate		Channels		ADC SNR		INL in LSB		Vin Range		Data Output Power		Price (1000+) \$ US	Package
		bits	↑	max	SPS	typ	dBFS	typ	dBFS	typ	V	p-p	typ	W			
<b>AD9213</b> NEW	12-Bit, 10.25 GSPS, JESD204B, RF Analog-to-Digital Converter	12	1	10G	1	57.5	2.4	1.4	JESD204B	5.1	\$1,979.21	192-Ball BGA_ED					
<b>AD9625-2000</b>	12-разрядный АЦП, быстродействие 2.0/2.5 GSPS, питание 1.3 В/2.5 В	12	1	2G	1	59.5	0.9	1.1	JESD204B	3.48	\$624.75	196-Ball BGA					
<b>AD9625-2500</b>	12-разрядный АЦП, быстродействие 2.0/2.5 GSPS, питание 1.3 В/2.5 В	12	1	2.5G	1	58.3	1	1	JESD204B	3.9	\$918.74	196-Ball BGA					
<b>AD9625-2600</b>	12-разрядный АЦП, быстродействие 2.0/2.5 GSPS, питание 1.3 В/2.5 В	12	1	2.6G	1	58.1	1	1	JESD204B	4	\$1,046.78	196-Ball BGA					
<b>HMCAD5831</b>	26 GS/s 3-Bit Analog-to-Digital Converter w/ Overrange, Inhibit, and 1:2 DEMUX	3	1	26G	1	19.2	0.3	0.256	Parallel	4.2	-	-					
<b>AD9689-2000</b>	Двухканальный 14-разрядный аналого-цифровой преобразователь с интерфейсом JESD204B, быстродействие 2.6 GSPS	14	2	2G	2	62.7	2	1.59	JESD204B	2.5	\$934.86	196-Ball BGA					
<b>AD9689-2600</b>	Двухканальный 14-разрядный аналого-цифровой преобразователь с интерфейсом JESD204B, быстродействие 2.6 GSPS	14	2	2.6G	2	61.3	6	1.59	JESD204B	3.1	\$1,108.34	196-Ball BGA					
<b>AD9208</b>	Двухканальный 14-разрядный аналого-цифровой преобразователь с интерфейсом JESD204B, быстродействие 3GSPS	14	2	3G	2	60.2	6	1.7	JESD204B	3.3	\$1,326.00	196-Ball BGA					

Part Number	Sample rate (Max) (MSPS)	SubFamily	Resolution (Bits)	Number of input channels	INL (Max) (+/-) LSB	SNR (dB)	SFDR (dB)	Power consumption (Typ) (mW)	Interface	Architecture	Operating temperature range (C)	Rating	Package Group	Package size: mm2:W x L (PKG)	Approx. price (US\$)	Analog input BW (MHz)	Status
ADC12DL3200 - 12-bit, dual 3.2-GSPS or single 6.4-GSPS, RF-sampling analog-to-digital converter (LVDS interface)	3200, 6400	High-speed ADCs (>10MSPS)	12	2, 1	—	57.9	78	3150	DDR LVDS, Parallel LVDS	Folding Interpolating	-40 to 85	Catalog	FCBGA   256	289 mm2: 17 x 17 (FCBGA   256)	2287.96   100u	8000	ACTIVE
ADC12DJ5200RF - RF-sampling 12-bit ADC with dual-channel 5.2 GSPS or single-channel 10.4 GSPS	5200, 10400	High-speed ADCs (>10MSPS)	12	2, 1	—	56.7	78	4010	JESD204B, JESD204C	Folding Interpolating	-40 to 85	Catalog	FCBGA   144	100 mm2: 10 x 10 (FCBGA   144)	2451.68   100u	8000	PREVIEW
ADC12DJ2000ML-SP - 12-bit, dual 3.2-GSPS or single 6.4-GSPS, RF-sampling analog-to-digital converter (ADC) - aerospace - <b>Hi-Rel - New</b>	3200, 6400	High-speed ADCs (>10MSPS)	12	2, 1	—	57.2	76	3000	JESD204B	Folding Interpolating	-55 to 125, 25 to 25	Space	CLGA   196	225 mm2: 15 x 15 (CLGA   196)	—	7300	ACTIVE
ADC12DJ3200 - 12-bit, dual 3.2-GSPS or single 6.4-GSPS, RF-sampling analog-to-digital converter (ADC)	3200, 6400	High-speed ADCs (>10MSPS)	12	2, 1	—	57.6	75	3000	JESD204B	Folding Interpolating	-40 to 85	Catalog	FCBGA   144	100 mm2: 10 x 10 (FCBGA   144)	1689.16   100u	8000	ACTIVE
ADC12DJ2700 - 12-bit, dual 2.7-GSPS or single 5.4-GSPS, RF-sampling analog-to-digital converter (ADC)	2700, 5400	High-speed ADCs (>10MSPS)	12	2, 1	—	57.7	75	2700	JESD204B	Folding Interpolating	-40 to 85	Catalog	FCBGA   144	100 mm2: 10 x 10 (FCBGA   144)	1425.16   100u	8000	ACTIVE
ADC12DJ1800 - 12-bit, dual 1.8GSPS or single 3.6GSPS analog-to-digital converter (ADC)	1800, 3600	High-speed ADCs (>10MSPS)	12	2, 1	2.5	58.6	73	4180	Parallel LVDS	Folding Interpolating	-40 to 85	Catalog	BGA   292	729 mm2: 27 x 27 (BGA   292)	1690.48   100u	2800	ACTIVE
ADC12DJ1800RF - 12-Bit, Dual 1.8GSPS or Single 3.6GSPS, RF-Sampling Analog-to-Digital Converter (ADC)	1800, 3600	High-speed ADCs (>10MSPS)	12	2, 1	2.5	58.6	71.7	4400	Parallel LVDS	Folding Interpolating	-40 to 85	Catalog	BGA   292	729 mm2: 27 x 27 (BGA   292)	2494.80   100u	2700	ACTIVE
ADC12J4000 - 12-Bit, 4.0-GSPS, RF Sampling Analog-to-Digital Converter (ADC)	4000	High-speed ADCs (>10MSPS)	12	1	2	55	71	2000	JESD204B	Folding Interpolating	-40 to 85	Catalog	VOFN   68	100 mm2: 10 x 10 (VOFN   68)	1715.12   100u	3200	ACTIVE
ADC08DJ3200 - 8-Bit, Dual 3.2-GSPS or Single 6.4-GSPS, RF-Sampling Analog-to-Digital Converter (ADC)	3200, 6400	High-speed ADCs (>10MSPS)	8	2, 1	—	49.4	69	2800	JESD204B	Folding Interpolating	-40 to 85	Catalog	FCBGA   144	100 mm2: 10 x 10 (FCBGA   144)	788.92   100u	8000	ACTIVE
LM97600 - 7.6-Bit, 1/2/4 Channel, 5/2.5/1.25 GSPS, Analog-to-Digital Converter (ADC)	5000	High-speed ADCs (>10MSPS)	7.6	4	1	43.8	50	3000	Serial LVDS	Folding Interpolating	-40 to 85	Catalog	BGA   292	729 mm2: 27 x 27 (BGA   292)	219.23   1ku	1200	ACTIVE